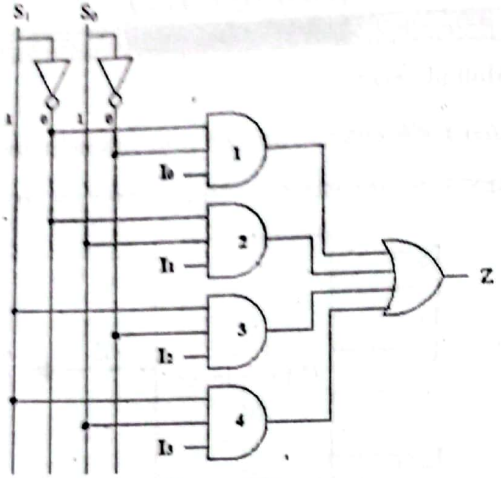
ইনপুটের সংখ্যার উপর নির্ভর করে মাল্টিপ্লেক্সার বিভিন্ন প্রকার; যেমন– 2:1, 4:1, 8:1, 16:1 ইত্যাদি। প্রতিটি মাল্টিপ্লেক্সার আলাদা আলাদা IC পাওয়া যায়; যেমন– 74151, 74150, 74157, 74153 ইত্যাদি।



চিত্র ঃ ১২.২ মাল্টিপ্লেক্সার

চিত্র ঃ ১২.২ অনুযায়ী মাল্টিপ্লেক্সারের–

$S_1 = 0$ এবং $S_0 = 1$ হলে 2নং AND গেইট এর Output I_1 হবে এবং অন্য সকল AND গেইট এর আউটপুট শূন্য (0) হয়। অতএব, OR গেইটের Final output = I_1 হবে।

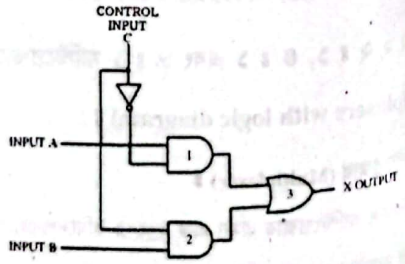
$S_1 = 1$ এবং $S_0 = 0$ হলে 3নং AND গেইটের আউটপুট I_2 হবে এবং অন্য সকল AND গেইট-এর আউটপুট শূন্য (0) হয়। অতএব Final output = I_2 হবে।

$S_1 = 1$, $S_0 = 1$ হলে 4নং AND গেইট-এর আউটপুট I_3 হবে। অন্য সকল AND গেইট-এর আউটপুট শূন্য হওয়াই চূড়ান্ত আউটপুট।

• **টু-লাইন টু ওয়ান-লাইন (2 : 1) মাল্টিপ্লেক্সার ঃ** এর 2 টি I/P আর O/P একটি। নিচে একটি 2 : 1 মাল্টিপ্লেক্সারের লজিক সার্কিট চিত্র দেখানো হয়েছে। এখানে, A এবং B হলো ইনপুট, X হলো আউটপুট আর C হলো কন্ট্রোল ইনপুট। এ কন্ট্রোল সিগন্যালের উপর নির্ভর করে আউটপুট পাওয়া যাবে। অর্থাৎ এর মাধ্যমে ইনপুট সিলেকশন করা হয়, যা আউটপুটে যাবে। এটি মূলত দুটি AND গেইট, একটি OR-গেইট এবং একটি NOT গেইট এর সমন্বয়ে তৈরি। যখন কন্ট্রোল, C = 0 হয়, তখন আউটপুটে A পাওয়া যাবে।

এ সময় AND গেইট 1 এর উভয় ইনপুট হাই হয়, ফলে এর আউটপুট হাই হয়। এ হাই মান OR গেইট-3 এর ইনপুটে যায়। ফলে A-কে আউটপুটে পাওয়া যায়। আবার যখন C = 1 হয়, তখন আউটপুটে B পাওয়া যাবে। এ সময় C এর মান সরাসরি AND গেইট-2 এর ইনপুটে যায়। তখন এর হাই মান OR গেইট-3 এ যায়।

এর জন্য ব্যবহৃত সমীকরণটি হবে, $X = A\bar{C} + BC$



চিত্র ঃ ১২.৩ Two-line to one-line multiplexer

এর ট্রুথ টেবিল নিম্নরূপ ঃ

C	X
0	A
1	B

টেবিল ঃ ১২.৪

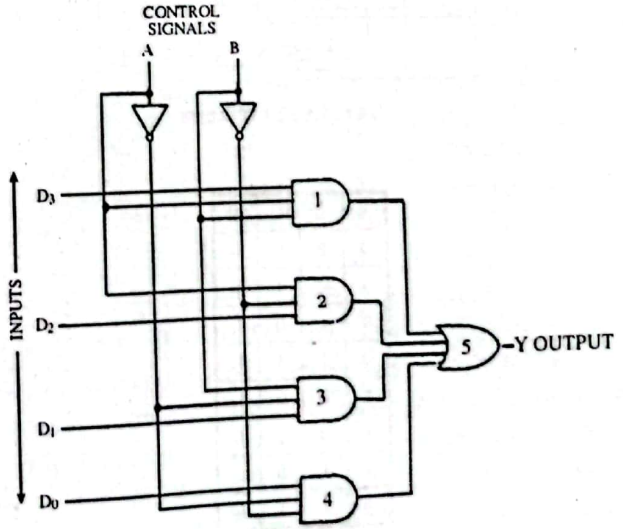
এ একই পদ্ধতির মাধ্যমে অন্যান্য মাল্টিপ্লেক্সারকে তৈরি করা যায়।

• **ফোর লাইন টু ওয়ান লাইন (4 : 1) মাল্টিপ্লেক্সার ঃ** এটি মূলত চারটি AND গেইট, দুটি NOT গেইট এবং একটি OR গেইট এর মাধ্যমে তৈরি করা হয়েছে, যার লজিক্যাল সার্কিট চিত্র নিচে দেখানো হয়েছে। এর চারটি ইনপুট কিন্তু একটিমাত্র আউটপুট টার্মিনাল আছে। এখানে D_0, D_1, D_2 ও D_3 চারটি হলো ইনপুট। A ও B হলো কন্ট্রোল সিগন্যাল। আর Y এর আউটপুট। এর ট্রুথ টেবিল থেকে দেখা যায় যে, উভয় কন্ট্রোল সিগন্যালই যখন লো (0) হয় এবং সকল ইনপুট প্রদান করা হয়, তখন AND গেইট-4 এর সকল ইনপুটই হাই হয়। ফলে D_0 দ্বারা OR গেইট 5 এর আউটপুট পাওয়া যায়।

কন্ট্রোল সিগন্যাল		আউটপুট
A	B	Y
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

টেবিল ঃ ১২.৫

এভাবে A = 0 ও B = 1 অবস্থায় D_1-এর আউটপুট পাওয়া যায়। A = 1 ও B = 0 হলে D_2 এবং A = 1 ও B = 1 হলে D_3 কে আউটপুটে পাওয়া যায়। এভাবে পর্যায়ক্রমে একটির পর একটি আউটপুট পাওয়া যায়।

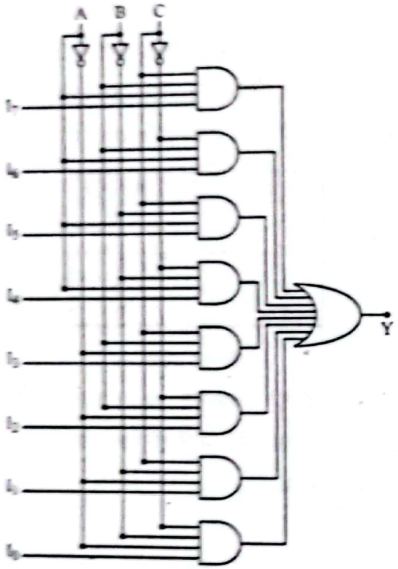


চিত্র ঃ ১২.৬ 4-line to 1-line multiplexer

CamScanner

৪ : ১ মাল্টিপ্লেক্সার : এই মাল্টিপ্লেক্সারটি আটটি AND gate, তিনটি NOT gate এবং একটি OR গেটের সমন্বয়ে গঠিত। চিত্র ৪ : ১ মাল্টিপ্লেক্সারের বর্তনী দেখানো হয়েছে।

এর আটটি ইনপুট এবং একটি আউটপুট টার্মিনাল আছে। এ ছাড়াও এর তিনটি কন্ট্রোল ইনপুট আছে। এই কন্ট্রোল ইনপুট বিভিন্ন কম্বিনেশনের মাধ্যমে একক সময়ে যে-কোনো একটি ইনপুট, আউটপুটের সাথে সংযুক্ত হয়। অর্থাৎ যদি ABC = 011 তবে আউটপুট হবে $Y = I_3$। চিত্র ৪ : ১ মাল্টিপ্লেক্সারের ট্রুথ টেবিল দেখানো হলো—



চিত্র ঃ ১২.৭ ৪ ঃ ১ মাল্টিপ্লেক্সার

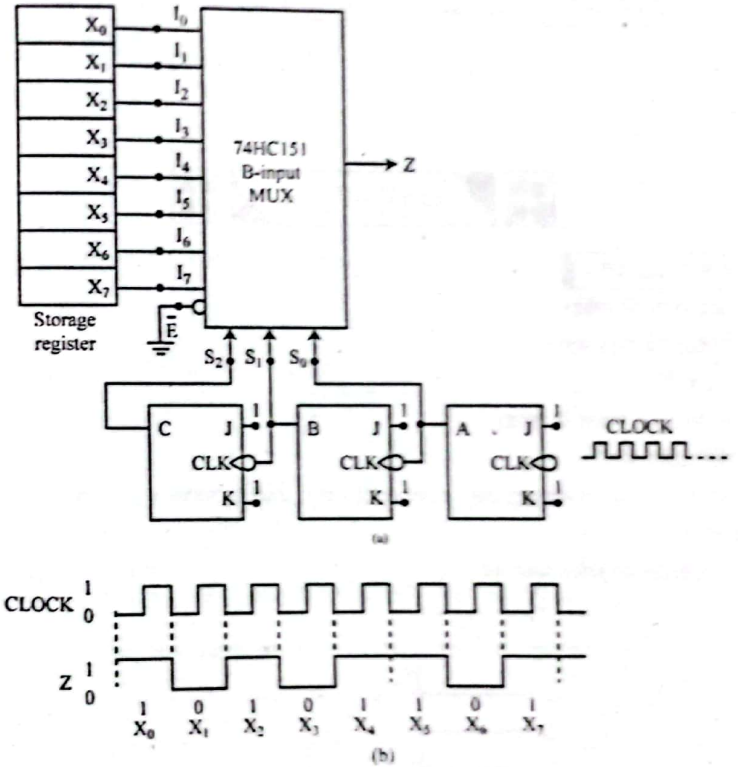
A	B	C	Y
0	0	0	I_0
0	0	1	I_1
0	1	0	I_2
0	1	1	I_3
1	0	0	I_4
1	0	1	I_5
1	1	0	I_6
1	1	1	I_7

টেবিল ঃ ১২.৮

১২.৩ মাল্টিপ্লেক্সারের ব্যবহার (State the uses of Multiplexer) ঃ

মাল্টিপ্লেক্সারের ব্যবহার ঃ বিভিন্ন প্রকার ডিজিটাল সিস্টেমে মাল্টিপ্লেক্সারকে বিভিন্নভাবে ব্যবহার করা হয়। এর মধ্যে ডাটা সিলেকশন, ডাটা রুটিন, অপারেশন সিকোয়েন্সিং, প্যারালাল-টু-সিরিয়াল কনভার্শন, ওয়েভফর্ম জেনারেশন, লজিক ফাংশন জেনারেশন ইত্যাদি। কম যন্ত্রাংশের ব্যবহার ও কম সংযোগ সংখ্যার কারণে মাল্টিপ্লেক্সার গেইটভিত্তিক সার্কিটের চেয়ে বেশি ব্যবহৃত হয়। মাল্টিপ্লেক্সারকে কীভাবে ব্যবহার করা হয়, তা নিচে উল্লেখ করা হলো—

১। প্যারালাল টু সিরিয়াল কনভার্শন (Parallel to serial conversion) ঃ বিভিন্ন ডিজিটাল সিস্টেমে বাইনারি ডাটা প্রসেসিং দ্রুততার কারণে প্যারালাল সিস্টেম বেশি ব্যবহৃত হয়।



চিত্র ঃ ১২.৯ (a) Parallel-to-serial converter. (b) wave-forms for $X_7X_6X_5X_4X_3X_2X_1X_0 = 10110101$

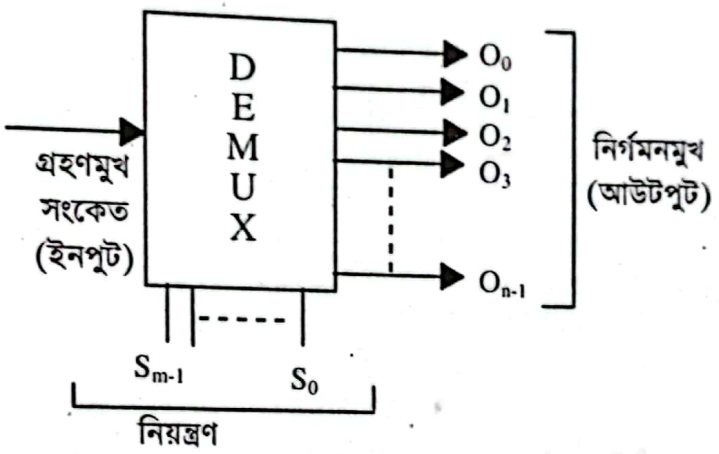
কিন্তু দূরবর্তী কোনো স্থানে ডাটা প্রেরণের ক্ষেত্রে প্যারালাল পদ্ধতি ব্যবহার করলে এক্ষেত্রে অনেক ট্রান্সমিশন লাইন দরকার হয় এবং খরচও বেড়ে যায়। এ কারণে, সেক্ষেত্রে বাইনারি ডাটাকে প্যারালাল থেকে সিরিয়াল আকারে নিতে হয়। আর এ কাজে মাল্টিপ্লেক্সার ব্যবহার করা হয়, যার চিত্র উপরে দেখানো হলো।

এতে আটটি ইনপুট একটি স্টোরেজ রেজিস্টারের মাধ্যমে প্রয়োগ করা হয় এবং একটি করে আউটপুট (Z) পাওয়া যায়, যা নির্বাচনের জন্য একটি তিন বিট Mod-8 কাউন্টার ব্যবহার করা হয় এবং যার জন্য তিনটি পিন ($S_2S_1S_0$) ব্যবহার করা হয়। এর জন্য ক্লক পালস ব্যবহার করা হয়। প্রথম পালসের জন্য X_0, ২য় পালসের জন্য X_1 এভাবে কাজ করে, যা ওয়েভফর্মে দেখানো হয়েছে।

অধ্যায়-১৩
ডিমাল্টিপ্লেক্সার
(Demultiplexer)

১৩.১ ডিমাল্টিপ্লেক্সার (Demultiplexer) ঃ

ডিমাল্টিপ্লেক্সার বা তথ্য পরিবেশক (Demultiplexer) ঃ ডিমাল্টিপ্লেক্সার (Demultiplexer) দিয়ে মাল্টিপ্লেক্সারের বিপরীত কাজ করা হয়। ডিমাল্টিপ্লেক্সার দিয়ে একটি সংকেতকে নিয়ন্ত্রণ সংকেতের সহায়তায় অনেক নির্গমনমুখের সাথে সংযুক্ত করা হয়। ১৩.১ নং চিত্রে ডিমাল্টিপ্লেক্সারের রূপরেখা দেখানো হলো। এখানে নিয়ন্ত্রণ সংকেত দ্বারা গ্রহণমুখ সংকেতকে $O_0, O_1, \ldots \ldots O_{n-1}$ প্রভৃতি যে কোন একটি রেখায় সরবরাহ করা হয়।



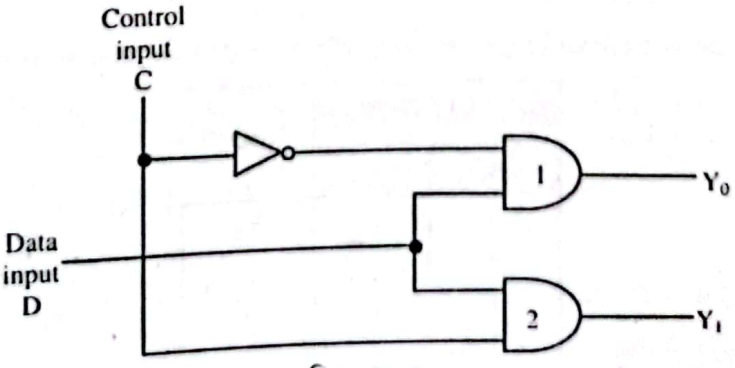
চিত্র ঃ ১৩.১ ডিমাল্টিপ্লেক্সারের গঠন

১৩.২ (১ ঃ ২, ১ ঃ ৪ এবং ১ ঃ ৮) ডিমাল্টিপ্লেক্সারের কার্যপ্রণালি (The operation of 1 : 2, 1 : 4 and 1 : 8 Demultiplexers with logic diagram) ঃ

এটি মাল্টিপ্লেক্সারের বিপরীত অবস্থা সৃষ্টি করে। অর্থাৎ এটি এমন একটি কম্বিনেশন লজিক সার্কিট, যার সাহায্যে একটিমাত্র ইনপুট কিন্তু অনেকগুলো আউটপুট টার্মিনালের মধ্যে যে কোন একটিকে বাছাই করে তাতে আউটপুট প্রদান করে। এ ধর্মের জন্য এটিকে ডাটা ডিস্ট্রিবিউটরও বলা হয়।

আউটপুটের সংখ্যা অনুযায়ী এটি বিভিন্ন প্রকার হয়; যথা– ওয়ান লাইন টুটু লাইন (1 : 2), ওয়ান লাইন টু ফোর লাইন (1 : 4), ওয়ানলাইন টুএইট (1 : 8) ডিমাল্টিপ্লেক্সার ইত্যাদি। বিভিন্ন প্রকার ডিমাল্টিপ্লেক্সারের জন্য পৃথক পৃথক IC পাওয়া যায়; যেমন– 74154, 74154(1), 74154(2) প্রভৃতি।

● **1 : 2 ডিমাল্টিপ্লেক্সার ঃ** এর একটিমাত্র ইনপুট কিন্তু আউটপুট দুটি। নিচে এর একটি লজিক্যাল সার্কিট দেখানো হয়েছে–



চিত্র ঃ ১৩.২

এটি মূলত দুটি AND গেইট ও একটি NOT গেইটের সমন্বয়ে গঠিত। এখানে C এর মাধ্যমে কন্ট্রোল সিগন্যাল আর A এর মাধ্যমে ডাটা ইনপুট প্রদান করা হয়।